

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ  
РОССИЙСКОЙ ФЕДЕРАЦИИ**  
**Федеральное государственное бюджетное образовательное учреждение  
высшего образования**  
**«Пермский государственный национальный исследовательский  
университет»**

*Колледж профессионального образования*

**Архитектура компьютерных систем**

Методические рекомендации

для практических работ по изучению дисциплины  
для студентов Колледжа профессионального образования  
специальности

09.02.03 Программирование в компьютерных системах

Утверждено на заседании ПЦК

Информационных технологий

Протокол № 9 от 23.05.2018

председатель  Н.А. Серебрякова

Пермь 2018

Составитель:

*Серебрякова Н.А.*, преподаватель высшей квалификационной категории,  
преподаватель ПГНИУ

Методические указания по организации и выполнению практических работ для студентов колледжа по дисциплине **Архитектура компьютерных систем** для специальности 09.02.03 Программирование в компьютерных системах/ сост. Н.А.Серебрякова; Колледж проф. образ. ПГНИУ. – Пермь, 2018. – 39 с.

Методические указания **Архитектура компьютерных систем** разработаны на основе требований Федерального государственного образовательного стандарта среднего профессионального образования по специальности 09.02.03 Программирование в компьютерных системах и для оказания помощи студентам специальности 09.02.03 Программирование в компьютерных системах по дисциплине «Архитектура компьютерных систем». Содержат типичные практические задания по всем разделам дисциплины.

Предназначены для студентов Колледжа профессионального образования ПГНИУ специальности 09.02.03 Программирование в компьютерных системах (СПО) всех форм обучения.

Печатается по решению педагогического совета Колледжа профессионального образования Пермского государственного национального исследовательского университета

## **Тематический план:**

### Раздел 1. Основные сведения об электронной вычислительной технике

Тема 1.1. Характеристики и классификация вычислительной техники

Тема 1.2. Принцип действия ЭВМ

### Раздел 2. Информационно-логические основы ЭВМ

Тема 2.1. Математические основы работы ЭВМ

Тема 2.2. Логические основы работы ЭВМ

### Раздел 3. Архитектура и принципы работы основных логических блоков вычислительных систем (ВС).

Тема 3.1. Типовые элементы вычислительной техники

Тема 3.2. Структура и функционирование процессора.

Тема 3.3. Принципы построения и работы памяти компьютера

Тема 3.4. Принципы построения системы ввода-вывода информации

### Раздел 4. Компьютерные системы.

Тема 4.1 Организация вычислений в вычислительных системах.

Тема 4.2. Параметры, инсталляция и настройка программного обеспечения компьютерных систем

Тема 4.3. Подключение оборудования и настройка связи между элементами компьютерной системы

### Раздел 5. Вычислительные системы.

Тема 5.2. Классификация вычислительных систем.

Тема 5.1 Организация вычислений в вычислительных системах.

### Итоговый контроль

# ПРАКТИЧЕСКАЯ РАБОТА №1

## Изучение работы и особенностей логических элементов ЭВМ.

### ➤ ЦЕЛЬ РАБОТЫ

исследование логических элементов с помощью программы WorkBench.

### ➤ ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;

*Технические средства обучения:*

✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office, Electronic Workbench.

- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

### ➤ ЛИТЕРАТУРА

Максимов Н.В. Архитектура ЭВМ и вычислительных систем / Н.В. Максимов, Т.Л. Партыка.- М.: Форум, 2011. - 511 с.

### ➤ КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

Для операций с компонентами на общем поле Electronics Workbench выделены две области: панель компонентов и поле компонентов (рис. 1).

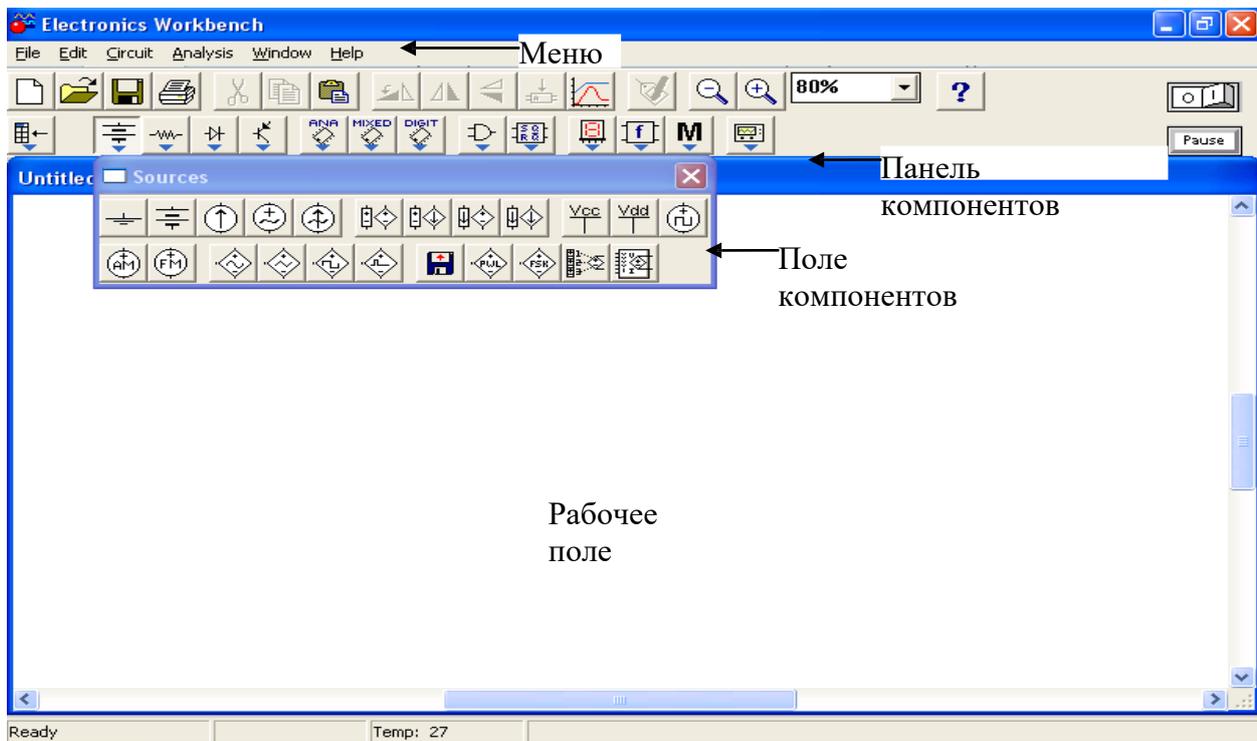


Рисунок 1 Окно программы Electronics Workbench

## Логические элементы (Logic Gates):



логическое НЕ

Элемент логическое НЕ или инвертор изменяет состояние входного сигнала на противоположное. Уровень логической 1 появляется на его выходе, когда на входе не 1, и наоборот. Таблица истинности:

Вход	Выход
0	1
1	0



логическое И

Элемент И реализует функцию логического умножения. Уровень логической 1 на его выходе появляется в случае, когда на один и на другой вход подается уровень логической единицы. Таблица истинности:

Вход	Вход	Выход
0	0	0
0	1	0
1	0	0
1	1	1



логическое ИЛИ

Элемент ИЛИ реализует функцию логического сложения. Уровень логической 1 на его выходе появляется в случае, когда на один или на другой вход подается уровень логической единицы. Таблица истинности

Вход	Вход	Выход
0	0	0
0	1	1
1	0	1
1	1	1



исключающее ИЛИ

Двоичное число на выходе элемента исключающее ИЛИ является младшим разрядом суммы двоичных чисел на его входах. Таблица истинности:

Вход	Вход	Выход
0	0	0
0	1	1
1	0	1
1	1	0



элемент И-НЕ

Элемент И-НЕ реализует функцию логического умножения с последующей инверсией результата. Он представляется моделью из последовательно включенных элементов И и НЕ. Таблица истинности элемента получается из таблицы истинности элемента И путем инверсии результата. Таблица истинности:

Вход	Вход	Выход
0	0	1
0	1	1
1	0	1
1	1	0



элемент ИЛИ-НЕ

Элемент ИЛИ-НЕ реализует функцию логического сложения с последующей инверсией результата. Он представляется моделью из последовательно включенных элементов ИЛИ и НЕ. Его таблица истинности получается из таблицы истинности элемента ИЛИ путем инверсии результата. Таблица истинности:

Вход	Вход	Выход
0	0	1
0	1	0
1	0	0
1	1	0



исключающее ИЛИ-НЕ

Данный элемент реализует функцию "исключающее ИЛИ" с последующей инверсией результата. Он представляется моделью из двух последовательно соединенных элементов: исключающее ИЛИ и НЕ. Таблица истинности:

Вход	Вход	Выход
0	0	1
0	1	0
1	0	0
1	1	1

## ➤ ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ

1. Собрать схему, состоящую из логического элемента Исключающее ИЛИ и аналитического преобразователя, как показано на рисунке 2.

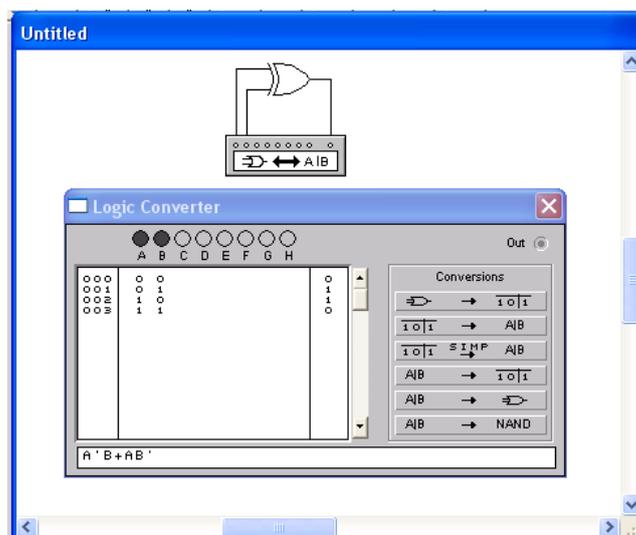


Рисунок 2 Вид рабочего поля

2. Двойным щелчком по схеме анализатора открыть диалоговое окно
3. Сгенерировать таблицу истинности, щелкнув по кнопке



4. Получить булево выражение, щелкнув по кнопке



Это выражение приводится на дополнительном дисплее, расположенном в нижней части лицевой панели, в виде двух слагаемых, соответствующих выходному сигналу ИСТИНА (сигнал логической единицы на выходе OUT). Сопоставление полученного выражения с таблицей истинности убеждает нас в том, что таких комбинаций действительно две, если учесть, что в полученном выражении приняты следующие обозначения:  $A'=0$  — инверсия  $A=1$ ,  $B'=0$  — инверсия  $B=1$ , знак + соответствует логической операции ИЛИ.

Задание . Выполнить анализ следующих логических элементов: И, ИЛИ, ИЛИ-НЕ, И-НЕ, Исключающее ИЛИ-НЕ

#### ➤ МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.

В отчет необходимо включить скриншоты рабочего поля при выполнении самостоятельного задания.

## ПРАКТИЧЕСКАЯ РАБОТА №2

### Изучение работы логических узлов ЭВМ.

#### ➤ ЦЕЛЬ РАБОТЫ

Ознакомление с принципом работы сумматоров

#### ➤ ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office, Electronic Workbench
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

#### ➤ ЛИТЕРАТУРА

Максимов Н.В. Архитектура ЭВМ и вычислительных систем / Н.В. Максимов, Т.Л. Партыка.- М.: Форум, 2011. - 511 с.

#### ➤ КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

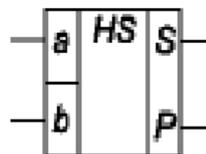
Сумматор - это устройство, предназначенное для сложения двоичных чисел.

Рассмотрим сначала более простое устройство – полусумматор.

Полусумматор должен иметь два входа (А и В). В результате сложения двух одноразрядных двоичных чисел может получиться двухразрядное число (с переносом в следующий разряд). Значит, устройство должно иметь два выхода (Р - перенос в следующий разряд, S - результат, остающийся в текущем разряде).

Таблица истинности для устройства реализующего арифметическую операцию сложения:

A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

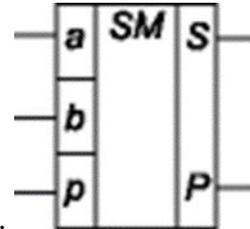


Обозначением полусумматора служат буквы HS (half sum — полусумма).

Для реализации **полного одноразрядного сумматора** необходимо учесть перенос из младшего разряда ( $P_0$ ). Поэтому сумматор должен иметь три входа. Таблица истинности для устройства с учетом третьего входа:

A	B	$P_0$	P	S
0	0	0	0	0

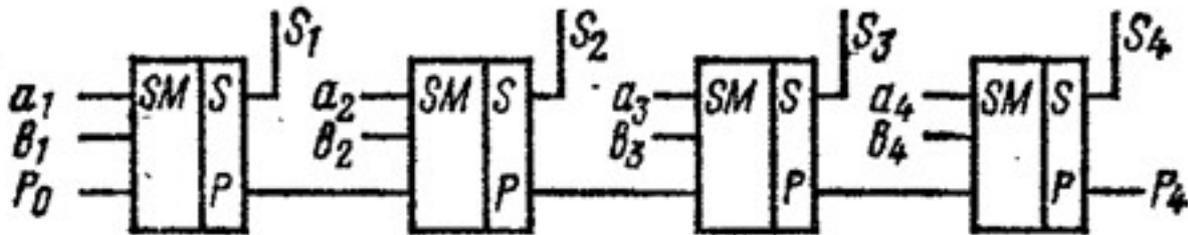
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



Обозначением полного двоичного сумматора служат буквы SM.

Многоразрядные сумматоры выполняют операцию арифметического сложения двух двоичных чисел. Число входов и выходов сумматоров определяется разрядностью слагаемых. По организации переноса сумматоры бывают с последовательным и параллельным переносом.

Четырехразрядный сумматор с последовательным переносом:



## ➤ ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ

Задание №1. Исследование полусумматора

1) Собрать схему рисунка 1.а)

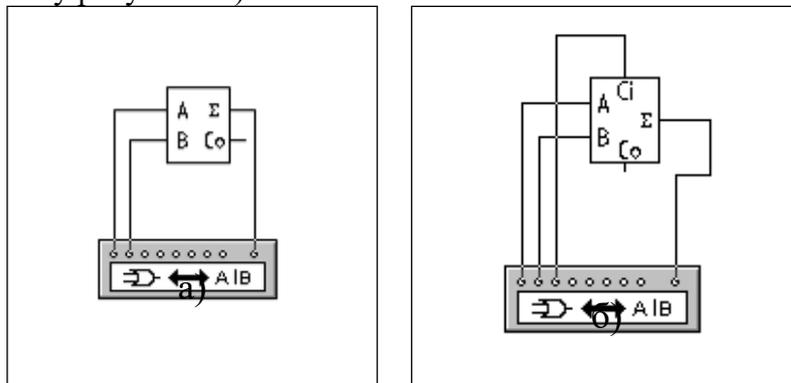


Рис. 1. Схемы подключения сумматоров

2) После подключения полусумматора к преобразователю согласно рис. 1.а). Двойным щелчком по анализатору открываем диалоговое окно и последовательно

нажимаем кнопки:  $\Rightarrow$   $\rightarrow$   $\overline{10|1}$ ,  $\overline{10|1}$   $\rightarrow$   $A|B$ ,  $\overline{10|1}$   $\xrightarrow{SIMP}$   $A|B$  в результате получаем таблицу истинности и булево выражение. Определяем, функцию какого элемента он выполняет?

3) Изменяем схему, подключив клемму OUT анализатор к выходу  $S_o$  полусумматора выполняем действия аналогичные в п.2. Определяем, функцию какого элемента он выполняет?

### Задание №2. Исследование полного сумматора

1) Собрать схему рисунка 1.б)

2) После подключения сумматора к преобразователю согласно рис. 1.б). Двойным щелчком по анализатору открываем диалоговое окно и последовательно нажимаем кнопки:  $\Rightarrow$   $\rightarrow$   $\overline{10|1}$ ,  $\overline{10|1}$   $\rightarrow$   $A|B$ ,  $\overline{10|1}$   $\xrightarrow{SIMP}$   $A|B$  в результате получаем таблицу истинности и булево выражение. Определяем, функцию какого элемента он выполняет? Изменяем схему, подключив клемму OUT анализатор к выходу  $S_o$  сумматора выполняем действия аналогичные в п.2. Определяем, функцию какого элемента он выполняет?

### Задание №3. Исследование трёхразрядного сумматора

1) Собрать схему рисунка 2.

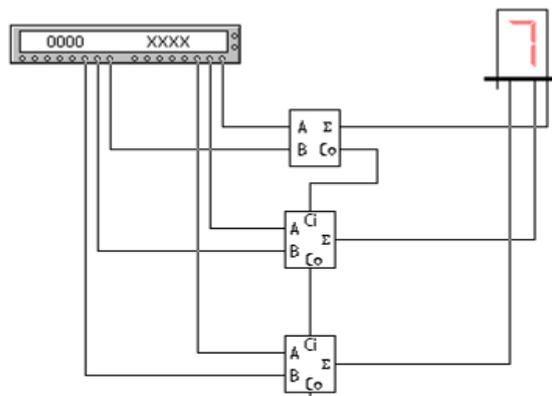


Рис. 2. Схема трёхразрядного сумматора

- Схема состоит из:
- 2-х полных сумматоров; полусумматора;
- генератора слов;
- дешифрующего семисегментного индикатора (Dec SSD)

Сделайте двойной щелчок по генератору слов и занесите соответствующие коды в левое поле в адреса с 0000 по 0012. Запустите модель в пошаговом режиме (кнопка Step). Генератор слов показан на рис.3. Занесите полученные на табло результаты в таблицу истинности

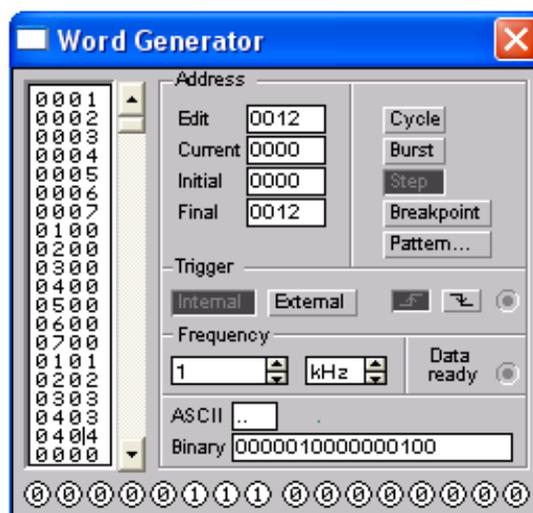


Рис. 6.3. Генератор кода

➤ **МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.**

1. Цель работы.
2. Схема полусумматора, построенная по его таблице истинности. Обозначение полусумматора.
3. Схема одноразрядного сумматора, построенная по его таблице истинности. Обозначение одноразрядного сумматора.
4. Числа 125 и 101 переведите из десятичной системы счисления в двоичную, произведите их сложение с указанием переносов, постройте схему многоразрядного сумматора для сложения этих чисел и укажите содержимое входов и выходов каждого из одноразрядных сумматоров схемы.

## ПРАКТИЧЕСКАЯ РАБОТА №3

### Изучение работы постоянных запоминающих устройств

#### ➤ ЦЕЛЬ РАБОТЫ

Моделирование процесса программирования ПЗУ с пережигаемыми перемычками

#### ➤ ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office, Electronic Workbench,
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

#### ➤ ЛИТЕРАТУРА

Максимов Н.В. Архитектура ЭВМ и вычислительных систем / Н.В. Максимов, Т.Л. Партыка.- М.: Форум, 2011. - 511 с.

#### ➤ ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.

Задание №1.

1) Нарисовать схему, показанную на рисунке 1.

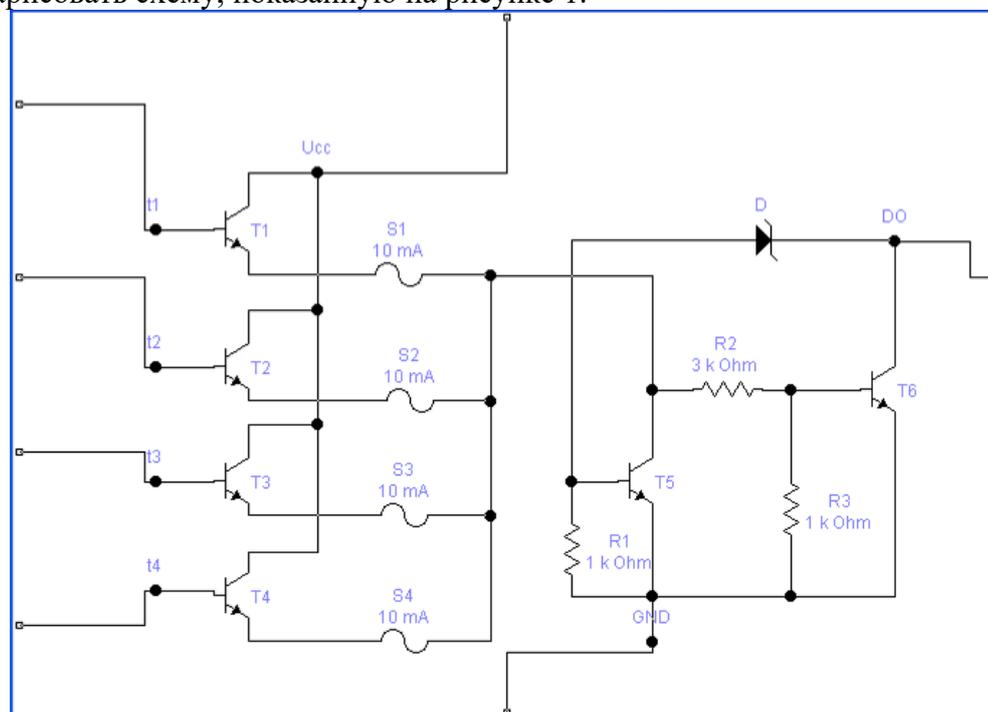


Рис. 1 Внутренняя структура ячейки памяти.

2) Выделить все элементы схемы и выполнить команду **Create Subcircuit**, в появившемся диалоговом окне задать имя **pzu\_in1** и щёлкнуть по кнопке **Replace in**

### Circuit.

3) На экране вместо выделенного фрагмента появится элемент с заданным именем. Двойным щелчком откройте схему и дорисуйте линии символизирующие входы и выходы. Затем закройте схему.

4) Нарисуйте схему, показанную на рисунке 2.

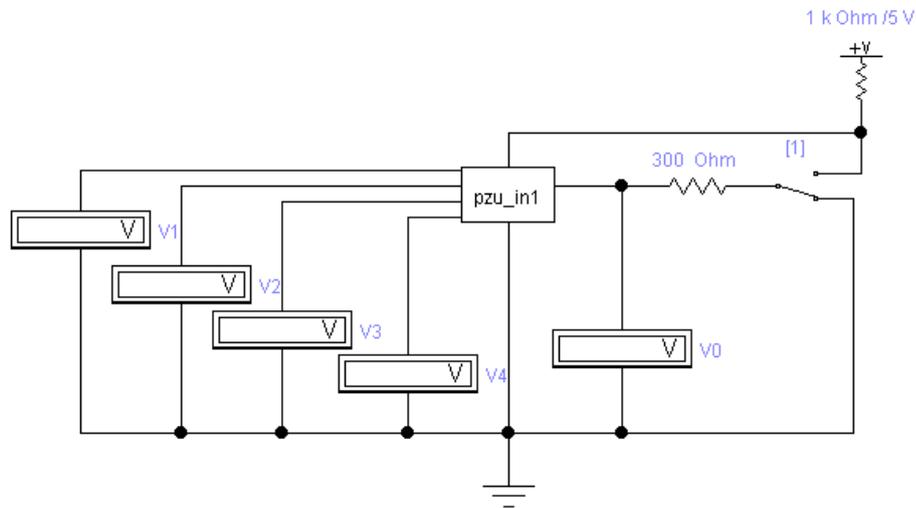


Рис.2. Модель ПЗУ с дополнительными элементами. Задайте значения нагрузок для V0, V1, V2, V3 и V4 соответственно: 10 кОм, 5000 МОм, 6000 МОм, 100 кОм, 3000 МОм.

5) Включите схему, переведите ключ на источник 5 В. При этом начнут изменяться показания индикаторов на вольтметрах.

6) Выключите схему, двойным щелчком откройте pzu\_in1.

7) Затем снова включите схему и посмотрите, что произошло с перемычкой S3.

8) Смоделируйте пережигание перемычки S4.

### ➤ МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.

В отчет включите скриншоты полученных схем

## Изучение архитектуры системной платы

### ➤ ЦЕЛЬ РАБОТЫ

Изучить архитектуру системной платы, основные ее компоненты и их назначение

### ➤ ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;
- ✓ плакаты;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office,
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

### ➤ ЛИТЕРАТУРА

Таненбаум Э. Архитектура компьютера / Э.Таненбаум. - Питер, 2012.- 699 с.

### ➤ КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

На примере ознакомьтесь с компонентами материнской платы:

*Материнская плата ASUS P8P67 DELUXE (B3), Socket 1155, Intel P67, 4xDDR3, 3xPCI-E 16x, 2xPCI-E 1x, 2xPCI, 4xSATA II+4xSATA III, RAID0/1/5/10, 7.1 Sound, Glan, USB3.0, ATX, Retail*

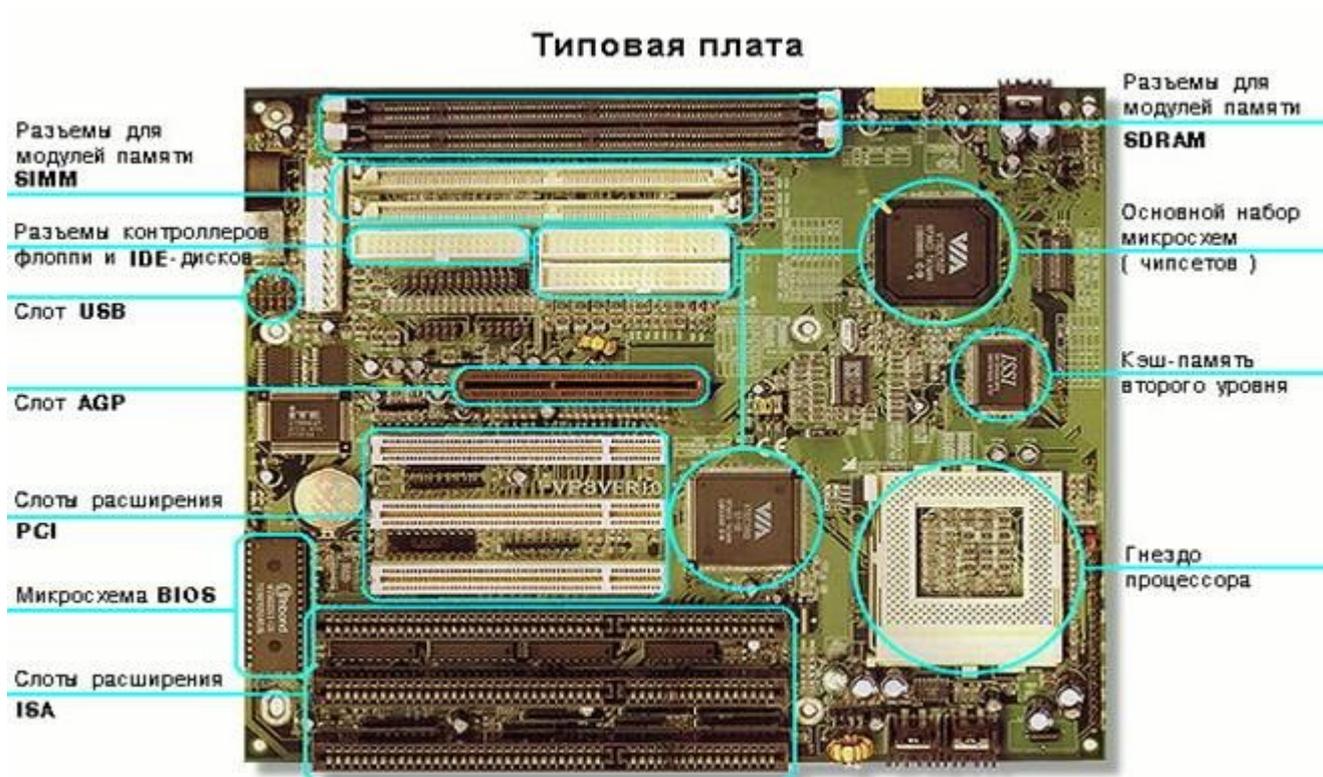
1. ASUS P8P67 DELUXE (B3) – фирма производитель, модель и ревизия (указывается нечасто)
2. Socket 1155 – тип разъема для установки центрального процессора
3. Intel P67 – название чипсета
4. 4xDDR3 – на плате имеется 4 разъема (слота) для установки модулей оперативной памяти третьего поколения
5. 3xPCI-E 16x – на плате есть целых три разъема для видеокарт, а значит, есть возможность использовать технологии SLI (3-WaySLI) от NVIDIA и CrossFire(CrossFireX) от AMD (ATI)
6. 2xPCI-E 1x – на плате есть два разъема типа PCI-EX1 для установки дополнительных плат расширения (звуковых и сетевых карт, модемов, тв-тюнеров и т.д.)
7. 2xPCI – на плате имеется два разъема PCI для установки дополнительных плат расширения (звуковых и сетевых карт, модемов, тв-тюнеров и т.д.)
8. 4xSATA II+4xSATA III – на плате распаяно 4 интерфейсных разъема SATA второй ревизии и четыре третей для подключения жестких дисков и оптических приводов.
9. RAID0/1/5/10 –материнская плата поддерживает технологию объединения нескольких жестких дисков и дает возможность создавать массивы 0-ого, 1-ого, 5-ого и 10-ого уровня
10. 7.1 Sound – имеется встроенная 7-канальная звуковая карта
11. Glan – на системной плате присутствует гигабитная сетевая карта

12. USB 3.0 – на плате есть разъемы нового стандарта USB3.0

13. ATX – форм-фактор материнской платы

14. Retail– системная плата продается в коробке и укомплектована соединительными кабелями, программным обеспечением и инструкцией по установке.

Рассмотрите схему типовой платы:



### ➤ ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.

1. Зарисуйте схематично выданную преподавателем материнскую плату, укажите основные компоненты.
2. Установите местоположение процессора и изучите организацию его системы охлаждения. По маркировке определите тип процессора и фирму-изготовителя.
3. Установите местоположение разъемов для установки модулей оперативной памяти. Выясните их количество и тип используемых модулей (*DIMM* или *SIMM*).
4. Установите местоположение слотов для установки плат расширения. Выясните их количество и тип (*ISA*, *VLB*, *PCI*, *AGP*). Зафиксируйте их различия по форме и цвету

### ➤ МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.

Отчет включает в себя схему материнской платы с указанными компонентами и результаты выполнения заданий 2-4.

## **ПРАКТИЧЕСКАЯ РАБОТА №5**

### **Изучение внутренних интерфейсов системной платы.**

#### ➤ **ЦЕЛЬ РАБОТЫ**

Изучить назначение внутренних интерфейсов системной платы

#### ➤ **ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ**

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;
- ✓ плакаты;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office, Electronic Workbench, эмулятор TASM.
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

#### ➤ **ВОПРОСЫ ДЛЯ САМОПОДГОТОВКИ** *(если считаете нужным)*

*необходимые знания для выполнения данной работы, в т.ч. знаний по технике безопасности. Контрольные вопросы предназначены для проверки знаний и умений по защите данной работы и помещаются в конце работы .*

#### ➤ **ЛИТЕРАТУРА**

Таненбаум Э. Архитектура компьютера / Э.Таненбаум. - Питер, 2012.- 699 с.

#### ➤ **КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.**

Интерфейс – это совокупность средств сопряжения и связи, обеспечивающая эффективное взаимодействие систем или их частей. В интерфейсе обычно предусмотрены вопросы сопряжения на механическом (число проводов, элементы связи, типы соединений, разъемы, номера контактов и т.п.) и логическом (сигналы, их длительность, полярность, частоты и амплитуда, протоколы взаимодействия) уровнях.

Внутренний интерфейс – это система связи и сопряжения узлов и блоков компьютера между собой. Представляет собой совокупность электрических линий связи, схем сопряжения с компонентами компьютера, протоколов (алгоритмов) передачи и преобразования сигналов.

В современных компьютерах в качестве системного интерфейса обычно используется системная шина.

Шина (bus) – это совокупность линий связи, по которым информация передается одновременно. Под основной или системной шиной понимается шина между процессором и подсистемой памяти. Шины характеризуются разрядностью и частотой.

Разрядность или ширина шины (bus width) – количество линий связи в шине, т.е. количество битов, которое может быть передано по шине одновременно.

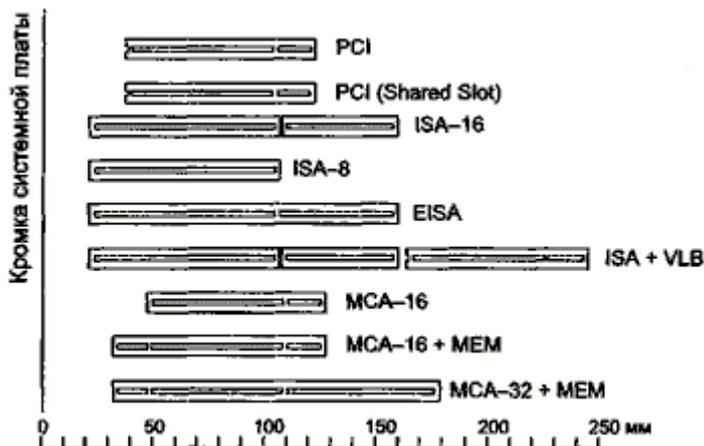
Тактовая частота шины (bus frequency) – частота с которой передаются последовательные биты информации по линиям связи.

В качестве системной шины в ПК могут использоваться шины расширений и локальные шины.

Шины расширений – шины общего назначения, позволяющие подключать большое количество самых разнообразных устройств.

Локальные шины специализируются на обслуживании небольшого количества устройств определенного класса.

#### Шины расширений



Шина расширения ISA (Industry Standard Architecture) – основная шина на устаревших материнских платах. Служит для подключения видеокарт, модемов, звуковых карт и т.д. Конструктивно представляет собой разъем состоящий из двух частей – 62-контактного и примыкающего к нему 36-контактного сегментов. Допускает подключение до 6 устройств. Пропускная способность шины до 16 Мбайт/с. Рабочая частота до 8 МГц. Представлена в двух версиях PC/XT и PC/AT.

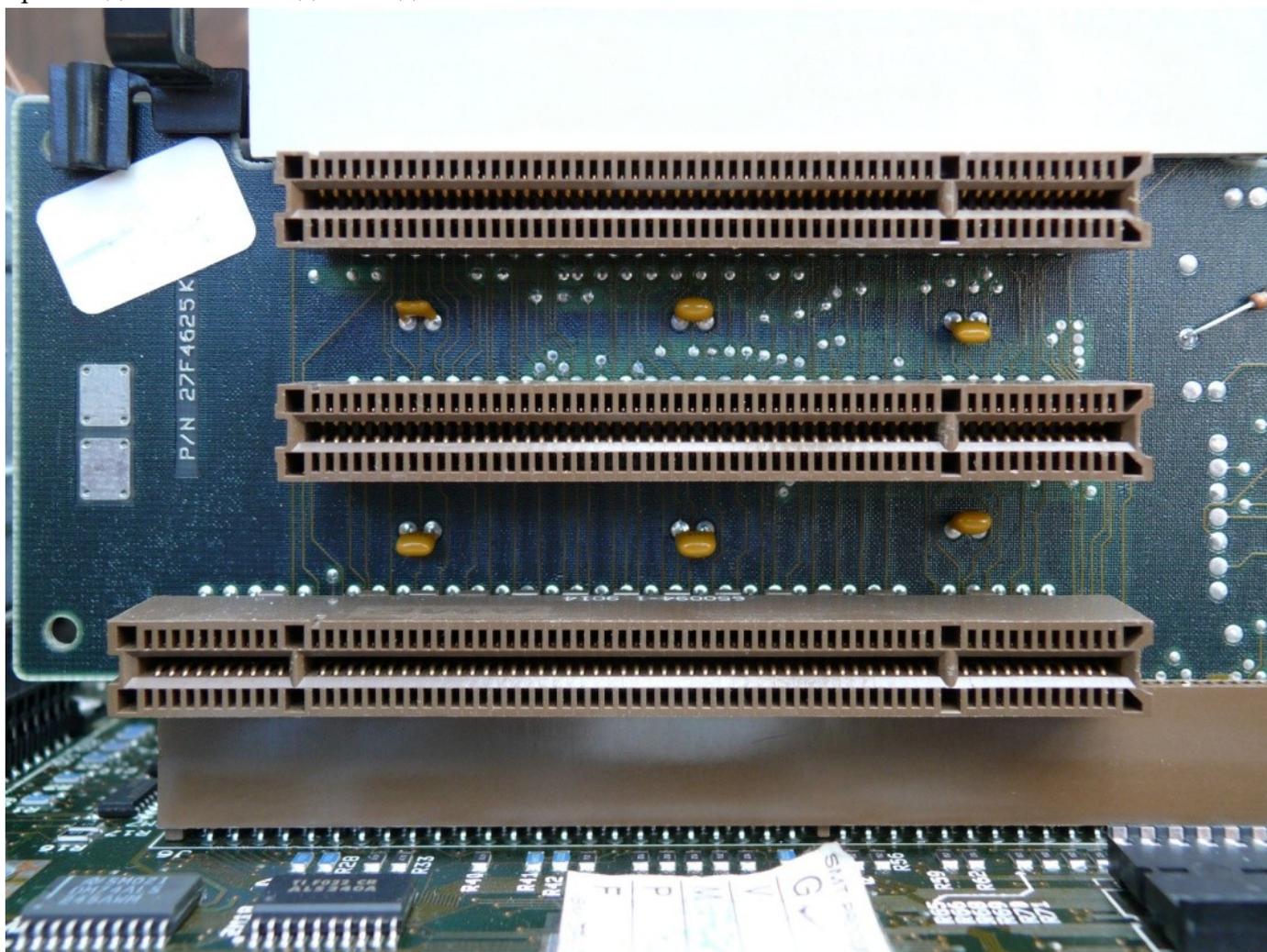
Шина PC/XT - 8-разрядная шина данных и 20-разрядная шина адреса, имеет 4 линии аппаратных прерываний и 4 канала для прямого доступа в память. Шина адреса ограничивает адресное пространство микропроцессора величиной 1 Мбайт. Тактовая частота 4,77 МГц.

Шина PC/AT – 16-разрядная шина данных и 24-разрядная шина адреса. Имеет 7 линий для аппаратных прерываний и 4 канала прямого доступа в память. Тактовая частота до 16 МГц. Адресное пространство шины до 16 Мбайт.

Шина EISA (Extended Industry Standard Architecture) – 32-разрядная адресная шина данных и 32-разрядная шина адреса. Адресное пространство шины 4 Гбайт. Тактовая частота 8-33 МГц. Пропускная способность 33 Мбайт/с. Теоретически может подключаться до 15 устройств. Шина поддерживает многопроцессорную архитектуру. Шина весьма дорога и применяется в скоростных ПК, сетевых серверах и рабочих станциях. Внешне слоты шины имеют такой же вид, как и ISA, и в них могут вставляться платы ISA, но в глубине разъема находятся дополнительные ряды контактов EISA, а платы EISA имеют более высокую ножевую часть разъема с дополнительными рядами контактов.

**Шина MCA (MicroChannel Architecture)** - микроканальная архитектура - была введена в пик конкурентам фирмой IBM для своих компьютеров PS/2 начиная с модели 50 в 1987 году. Обеспечивает быстрый обмен данными между отдельными устройствами, в частности с оперативной памятью. Шина MCA абсолютно несовместима с ISA/EISA и другими адаптерами. Состав управляющих сигналов, протокол и архитектура ориентированы на асинхронное функционирование шины и процессора, что снимает

проблемы согласования скоростей процессора и периферийных устройств. Адаптеры МСА широко используют Bus-Mastering, все запросы идут через устройство САСР (Central Arbitration Control Point). Архитектура позволяет эффективно и автоматически конфигурировать все устройства программным путем (в МСА PS/2 нет ни одного переключателя). При всей прогрессивности архитектуры (относительно ISA) шина МСА не пользуется популярностью из-за узости круга производителей МСА-устройств и полной их несовместимости с массовыми ISA-системами. Однако МСА еще находит применение в мощных файл-серверах, где требуется обеспечение высоконадежного производительного ввода-вывода.



Локальные шины.

В настоящее время существует три основных стандарта универсальных локальных шин: VLB, PCI, AGP.

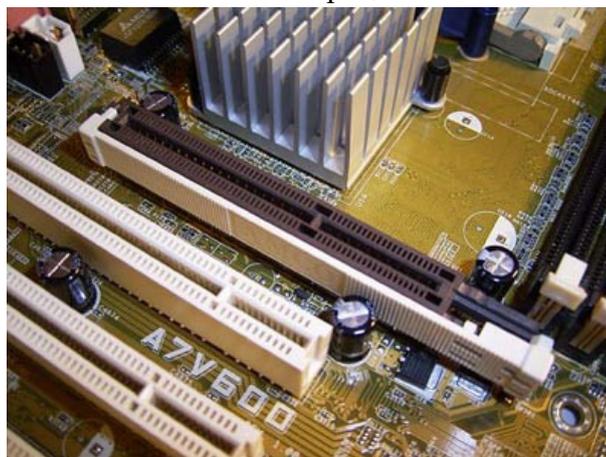
Шина VLB (VL-bus, VESA Local Bus) является расширением внутренней шины микропроцессора для связи с видеоадаптером или жестким диском, платами мультимедиа, сетевым адаптером. Разрядность шины для данных 32 бита, для адреса 30 бит.

Шина не адаптирована для процессоров класса Pentium. Имеется жесткая зависимость от тактовой частоты процессора. Шина позволяет только 4 устройства, при этом отсутствует арбитраж шины, т.е. могут быть конфликты между подключаемыми устройствами.



Шина PCI (Peripheral Component Interconnect, соединение внешних компонентов) – с помощью этого интерфейса к материнской плате подключаются видеокарты, звуковые карты, модемы, контроллеры SCSI и др. устройства. Конструктивно разъем шины на системной плате состоит из двух следующих подряд секций по 64 контакта (каждая со своим ключом). Разрядность шины – 32 разряда данных и 32 разряда адреса с возможностью расширения до 64 бит. Тактовая частота шины 33 МГц. Допускает подключение до 10 устройств. При наличии шины PCI шины расширения подключаются не непосредственно к микропроцессору, а к самой шине PCI. Благодаря такому решению шина является независимой от процессора и может работать параллельно с шиной процессора, не обращаясь к ней с запросами. Таким образом, загрузка шины процессора существенно снижается.

Шина AGP (Accelerated Graphics Port – ускоренный графический порт) – интерфейс для подключения видеоадаптера к отдельной магистрали, имеющей выход непосредственно на системную память. Шина может работать с частотой до 133 МГц и обеспечивает высочайшую скорость передачи графических данных. По сравнению с шиной PCI, в шине AGP устранена мультиплексность линий адреса и данных (в PCI для удешевления конструкции адрес и данные передаются по одним и тем же линиям) и усилена конвейеризация операций чтения-записи, что позволяет устранить влияние задержек в модулях памяти на скорость выполнения этих операций.



К шинам подключаются электронные платы (контроллеры). Каждый контроллер может быть подключен только к той шине на которую он рассчитан. Поэтому разъемы разных шин сделаны разными.

➤ **ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.**

Задание 1

Идентифицируйте внутренние интерфейсы системной платы.

Задание 2

Дайте сравнительную характеристику внутренних интерфейсов целевой системной платы.

➤ **МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.**

В отчет включить результаты выполнения заданий 1 и 2.

## **ПРАКТИЧЕСКАЯ РАБОТА №6**

### **Работа с интерфейсами периферийных устройств IDE и SCSI.**

#### **➤ ЦЕЛЬ РАБОТЫ**

Изучение интерфейсов периферийных устройств.

#### **➤ ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ**

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;
- ✓ плакаты;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office,
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

#### **➤ ЛИТЕРАТУРА**

Таненбаум Э. Архитектура компьютера / Э.Таненбаум. - Питер, 2012.- 699 с.

#### **➤ КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.**

Периферийные шины используются в основном для внешних запоминающих устройств.

Интерфейс IDE (Integrated Drive Electronics) – интерфейс устройств со встроенным контроллером. Поддерживает несколько способов обмена. Первый способ производит обмен данными через регистры процессора под его непосредственным управлением. Следствием этого является высокая загрузка процессора при операциях ввода/вывода. Вторым способом является использование режима прямого доступа к памяти, при котором контроллер интерфейса IDE и контроллер прямого доступа к памяти материнской платы пересылают данные между диском и оперативной памятью, не загружая центральный процессор. В целях развития возможностей интерфейса IDE была предложена его расширенная спецификация EIDE (синонимы ATA, ATA-2). Она поддерживает накопители емкостью свыше 504 Мбайт, поддерживает несколько накопителей IDE и позволяет подключать к одному контроллеру до четырех устройств, а также поддерживает периферийные устройства, отличные от жестких дисков. Расширение спецификации IDE для поддержки иных типов накопителей с интерфейсом IDE называют также ATAPI.



SATA (Serial ATA) – последовательный интерфейс обмена данными с накопителями информации. Для подключения используется 8-pin разъем. SATA является развитием параллельного интерфейса ATA (IDE), который после появления SATA был переименован в PATA (Parallel ATA). Стандарт SATA (SATA150) обеспечивал пропускную способность равную 150 МБ/с (1,2 Гбит/с).

SATA 2 (SATA300). Стандарт SATA 2 увеличивал пропускную способность в двое, до 300 МБ/с (2,4 Гбит/с), и позволяет работать на частоте 3 ГГц. Стандартны SATA и SATA 2 совместимы между собой, однако для некоторых моделей необходимо вручную устанавливать режимы, переставляя джамперы.

SATA 3, хотя по требованию спецификаций правильно называть SATA 6Gb/s. Этот стандарт в двое увеличил скорость передачи данных до 6 Гбит/с (600 МБ/с). Также к положительным нововведениям относится функция программного управления NCQ и команды для непрерывной передачи данных для процесса с высоким приоритетом.

Интерфейс SCSI (Small Computer System Interface) - является стандартным интерфейсом для подключения приводов компакт-дисков, звуковых плат и внешних устройств массовой памяти. Спецификацией SCSI предусматривается параллельная передача данных по 8, 16 или 32 линиям данных. Структура SCSI, по существу, является магистральной, хотя устройства включаются в нее по принципу последовательной цепочки. Каждое SCSI-устройство имеет два разъема – один входной, а другой выходной. Все устройства объединяются в последовательную цепочку, один конец которой подключается к контроллеру интерфейса. Все устройства работают независимо и могут обмениваться данными как с компьютером, так и друг с другом. К шине SCSI можно подключить до 8 устройств, включая основной контроллер SCSI (хост-адаптер). Контроллер SCSI является, по сути, самостоятельным процессором и имеет свою собственную BIOS. К шине Wide SCSI подключается до 15 устройств.



➤ **ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.**

Задание 1

Подключить жесткий диск к системной плате.

Задание 2

Подключить CD-ROM к системной плате.

Задание 3

Дать сравнительную характеристику периферийных устройств целевого компьютера.

Определить их достоинства и недостатки.

➤ **МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.**

Отчет должен содержать результат задания №3 и ответы на контрольные вопросы

➤ **КОНТРОЛЬНЫЕ ВОПРОСЫ**

1. Перечислите интерфейсы накопителей и дайте их краткую характеристику.
2. Дайте сравнительную характеристику интерфейса IDE
3. Дайте сравнительную характеристику шины SCSI

## ПРАКТИЧЕСКАЯ РАБОТА №7

### Изучение параллельных и последовательных портов и их особенности работы

#### ➤ ЦЕЛЬ РАБОТЫ

Изучение параллельных и последовательных портов и их особенностей работы

#### ➤ ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;
- ✓ плакаты;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office,
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

#### ➤ ЛИТЕРАТУРА

Таненбаум Э. Архитектура компьютера / Э.Таненбаум. - Питер, 2012.- 699 с.

#### ➤ КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

Порт (персонального) компьютера предназначен для обмена информацией между устройствами, подключенными к шине внутри компьютера и внешним устройством.

Для связи с периферийными устройствами к шине компьютера подключены одна или несколько микросхем контроллера ввода-вывода.

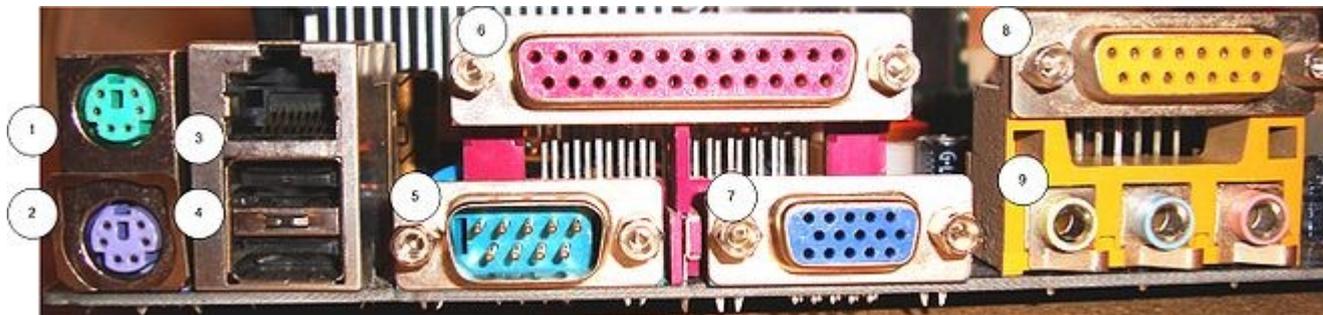
Последовательный порт стандарта RS-232-C. Является стандартом для соединения ЭВМ с различными последовательными внешними устройствами. В операционных системах каждому порту RS-232 присваивается логическое имя COM1-COM4.

Параллельный порт используется для одновременной передачи 8 битов информации. В компьютерах этот порт используется главным образом для подключения принтера, графопостроителей и других устройств. Параллельные порты обозначаются LPT1-LPT4.

Интерфейс USB (Universal Serial Bus) – универсальная последовательная шина призвана заменить устаревшие последовательный (COM-порт) и параллельный (LTP-порт) порты. Шина USB допускает подключение новых устройств без выключения компьютера. Шина сама определяет, что именно подключили к компьютеру, какой драйвер и ресурсы понадобятся устройству, после чего выделяет их без вмешательства пользователя. Шина USB позволяет подключить до 127 устройств.

IEEE 1394 (Institute of Electrical and Electronic Engineers 1394 – стандарт Института инженеров по электротехнике и электронике 1394) - последовательный интерфейс, предназначенный для подключения внутренних компонентов и внешних устройств. Цифровой последовательный интерфейс IEEE 1394 характеризуется высокой надежностью и качеством передачи данных, его протокол поддерживает гарантированную передачу критичной по времени информации, обеспечивая прохождение видео- и аудиосигналов в

реальном масштабе времени без заметных искажений. При помощи шины IEEE 1394 можно подключить до 63 устройств и практически в любой конфигурации, чем она выгодно отличается от трудноконфигурируемых шин SCSI. Этот интерфейс используется для подключения жестких дисков, дисководов CD-ROM и DVD-ROM, а также высокоскоростных внешних устройств, таких как видеокамеры, видеомагнитофоны и т.д.



Наружные разъемы материнской платы: PS/2 (1 - мышь, 2 - клавиатура), сетевой RJ-45 (3), USB (4), D-subminiature (9-контактный разъем COM-порта) (5), LPT порт (6), VGA порт (7), MIDI (8) и 3.5 мм аудио входы-выходы (разъем TRS) (9)

### ➤ ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.

Задание 1.

Сделать схематичный рисунок разъемов системной платы целевого компьютера. Указать название разъемов и для каких устройств они применяются. Найти теоретические сведения по этим разъемам.

Задание 2.

Определить внешние интерфейсы целевого компьютера. Подключить к целевому компьютеру принтер, монитор, сканер, мышь, клавиатуру, колонки.

### ➤ МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.

Отчет должен содержать результаты выполнения заданий 1 и 2

## ПРАКТИЧЕСКАЯ РАБОТА №8

### Построение последовательности машинных операций для реализации простых вычислений

#### ➤ ЦЕЛЬ РАБОТЫ

Знакомство с ассемблером, изучение возможностей использования регистров микропроцессора при программировании

#### ➤ ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;
- ✓ плакаты;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office,
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

#### ➤ ЛИТЕРАТУРА

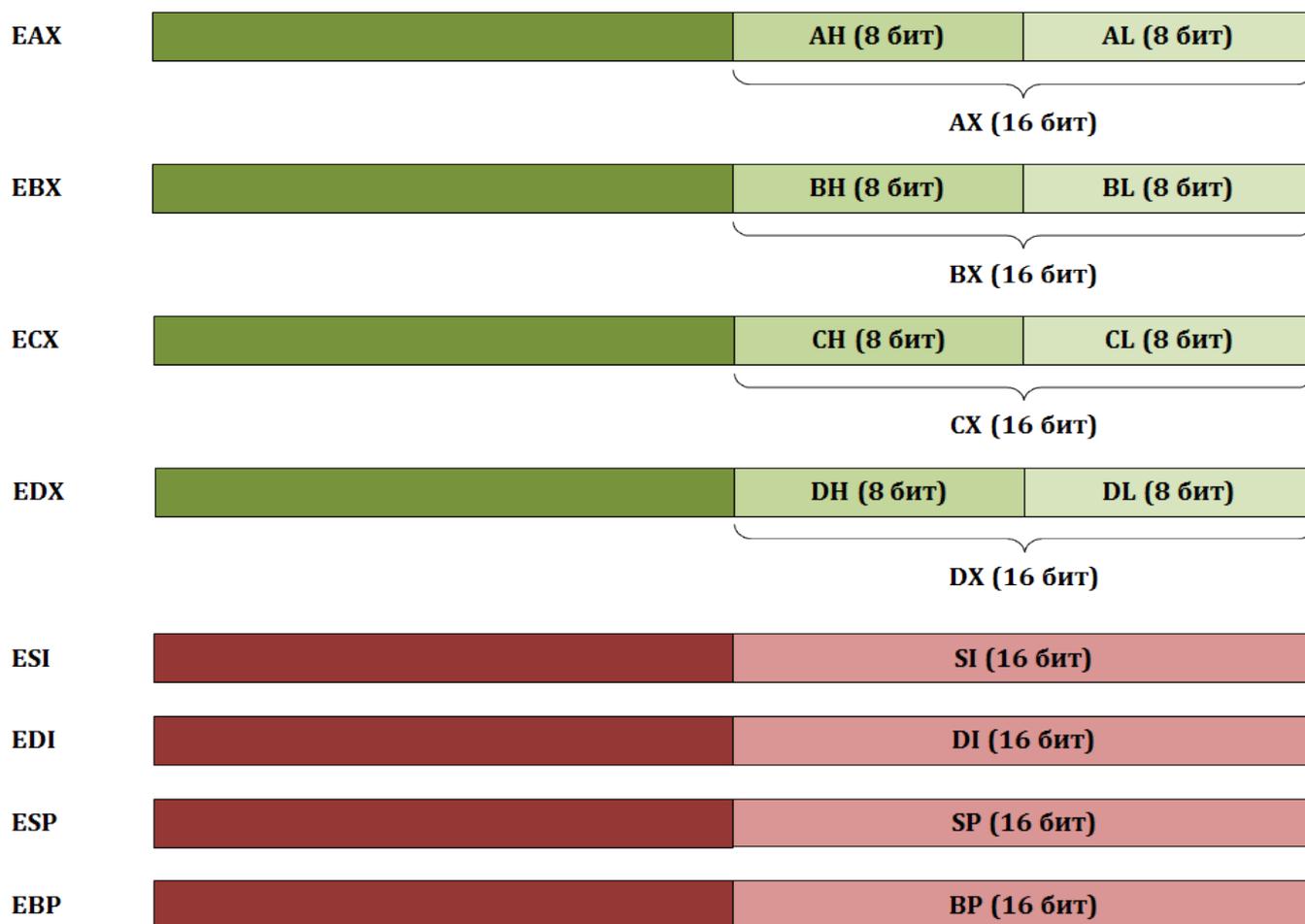
Таненбаум Э. Архитектура компьютера / Э.Таненбаум. - Питер, 2012.- 699 с.

#### ➤ КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

*Регистры* – это ячейки памяти, расположенные непосредственно в процессоре. Работа с регистрами выполняется намного быстрее, чем с ячейками оперативной памяти, поэтому регистры активно используются как в программах на языке ассемблера, так и компиляторами языков высокого уровня.

Регистры можно разделить на *регистры общего назначения, указатель команд, регистр флагов и сегментные регистры*.

К регистрам общего назначения относится группа из 8 регистров, которые можно использовать в программе на языке ассемблера. Все регистры имеют размер 32 бита и могут быть разделены на 2 или более частей.



Названия регистров происходят от их назначения:

- **EAX/AX/AH/AL** (*accumulator register*) – аккумулятор;
- **EBX/BX/BH/BL** (*base register*) – регистр базы;
- **ECX/CX/CH/CL** (*counter register*) – счётчик;
- **EDX/DX/DH/DL** (*data register*) – регистр данных;
- **ESI/SI** (*source index register*) – индекс источника;
- **EDI/DI** (*destination index register*) – индекс приёмника (получателя);
- **ESP/SP** (*stack pointer register*) – регистр указателя стека;
- **EBP/BP** (*base pointer register*) – регистр указателя базы кадра стека.

Несмотря на существующую специализацию, все регистры можно использовать в любых машинных операциях. Однако надо учитывать тот факт, что некоторые команды работают только с определёнными регистрами.

Ещё можно использовать регистры в качестве *базы*, т.е. хранилища адреса оперативной памяти. В качестве регистров базы можно использовать любые регистры, но желательно использовать регистры EBX, ESI, EDI или EBP. В этом случае размер машинной команды обычно бывает меньше.

Регистр EIP (*указатель команд*) содержит смещение следующей подлежащей выполнению команды. Этот регистр непосредственно недоступен программисту.

*Флаг* – это бит, принимающий значение 1 («флаг установлен»), если выполнено некоторое условие, и значение 0 («флаг сброшен») в противном случае. Процессор имеет *регистр флагов*, содержащий набор флагов, отражающий текущее состояние процессора.

- **ZF** - признак нуля результата (  $ZF = 1$ , если все разряды результата равны 0);

- SF - знак результата ( SF = 1, если результат отрицательный);
- OF - признак переполнения ( OF = 1, если при выполнении арифметических операций над числами со знаком происходит переполнение разрядной сетки);
- CF - флаг переноса ( CF = 1, если выполнение операции сложения приводит к переносу за пределы разрядной сетки), устанавливается также в некоторых других операциях;

Некоторые команды ассемблера:

**MOV** dst, src – пересылка данных из src в dst

**ADD** dst, src – содержимое src складывается с содержимым dst, и результат помещается в src.

**SUB** dst, src – содержимое src вычитается из содержимого dst, и результат помещается в src.

**INC** dst – прибавляет 1 к содержимому dst.

**DEC** dst – вычитает 1 из содержимого dst.

### ➤ ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.

**Задание.**

- В регистр AX запишите свой год рождения.
- В регистр BL запишите число = (порядковый номер в журнале+10)
- В регистр DL запишите число  $(45)_{10}$
- Сложите содержимое регистров AX и BL
- Результат вычислений сохраните в регистре CX
- Из полученной суммы вычтите содержимое регистра DL
- Из регистра CX вычтите содержимое регистра AX

### ➤ МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.

Отчет должен содержать:

- номер варианта.
- программу по каждому заданию;
- состояние задействованных в вычислениях регистров после выполнения каждой команды (каждого шага программы);
- параллельное вычисление команд вручную.

Подробные переводы чисел можно не писать, просто указать, например,  $5_{10}=101_2$

## **ПРАКТИЧЕСКАЯ РАБОТА №9**

### **Идентификация и установка процессора**

#### ➤ **ЦЕЛЬ РАБОТЫ**

Получение практических навыков по идентификации и установке процессора.

#### ➤ **ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ**

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;
- ✓ плакаты;

*Технические средства обучения:*

✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office,

- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

#### ➤ **ЛИТЕРАТУРА**

Таненбаум Э. Архитектура компьютера / Э.Таненбаум. - Питер, 2012.- 699 с.

#### ➤ **КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.**

**Гнезда для установки процессора, имеющиеся на материнской плате.** Различаются два типа таких разъемов — *слоты и сокет*. Слот — это гнездо для установки процессоров в коробах таким образом, что процессор расположен под углом в 90 градусов к материнской плате. Сокет — разъем такого типа, что процессор после установки находится параллельно материнской плате.

Сначала все производители стремились к совместимости не только программной, но и аппаратной. Поэтому вплоть до 486-х компьютеров в любую системную плату можно было установить процессор из достаточно широкого диапазона разных производителей, поскольку процессор устанавливается на плате в *цанговый разъем* (в такой интерфейс процессор достаточно легко было поставить, но достаточно трудно вытащить, не повредив самой микросхемы).

Начиная с 486-го, Intel провозглашает технологию OverDrive, суть которой состояла в том, что при помощи замены процессора стало возможным повышение производительности компьютера. Естественно, что потребовался некий удобный для снятия и замены процессоров разъем, и так появился ZIF Socket 1 для процессоров 486 DX, DX2 и SX. Дальше процесс появления новых типов интерфейсов с различным числом контактов и напряжением питания процессоров пошел лавинообразно.

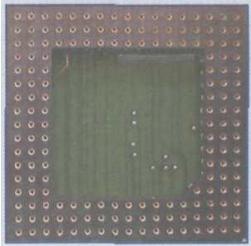
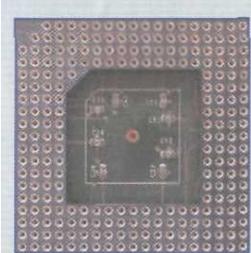
Вскоре для тех же типов процессоров появился ZIF Socket 2, затем ZIF Socket 3, ставший прообразом сокета для процессоров 5x86 и Pentium. Последней моделью сокета, поддерживающего процессоры 486, стал ZIF Socket 6. Первые «Пентиумы» с тактовой частотой 60-66 МГц были рассчитаны на ZIF Socket 4, но эта ветвь оказалась неудачной, и производство ее

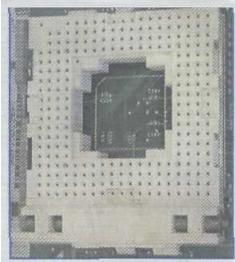
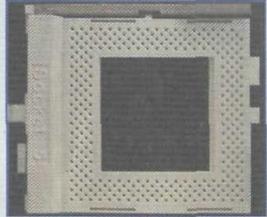
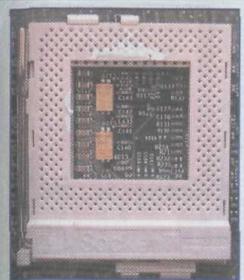
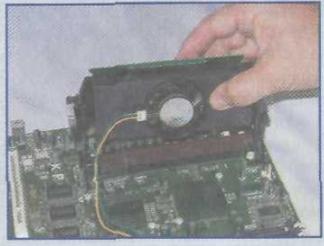
было быстро свернуто. Для первых вышедших в серийное производство процессоров Pentium 75 были разработаны ZIF Socket 5 и Socket 7 (первый с фиксированным напряжением питания, второй — с «плавающим» напряжением за счет технологии VRM (Voltage Regulator Module), меняющей подаваемое напряжение в зависимости от потребностей процессора).

Следующая модель Pentium Pro была несовместима с предыдущей, и сокет выпустили новый — Socket 8, защищенный патентом. В Pentium II корпорация Intel впервые отказалась от сокетов и объединила процессор и внешнюю кэш-память второго уровня на одной плате, туда же был поставлен радиатор, все это компоновалось в один корпус. В результате по конструкции получилось что-то вроде картриджа игровой приставки, и для такого процессора был создан первый слот — Slot 1, функционально эквивалентный Socket 8. Следующим слотом стал Slot 2, предназначенный для установки процессоров Pentium II Xeon, несовместимых с предыдущими слотами (здесь больше контактов и сам картридж крупнее) и старыми шинами. Слотные конструкции достаточно дороги, поэтому для дешевых домашних компьютеров на базе процессоров Celeron фирма опять обратилась в сторону сокетов, выпустив Socket 370 (первые выпущенные модели материнских плат для Celeron на основе Slot 1 пришлось даже оснащать переходниками на\* Socket 370; заметим, что переходников в обратную сторону не существует).

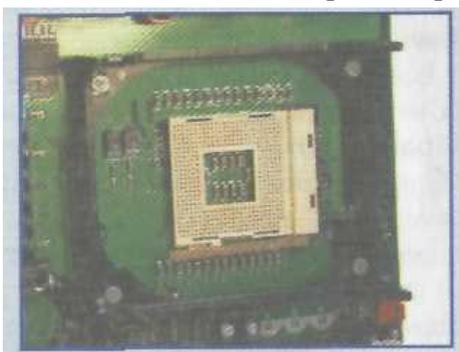
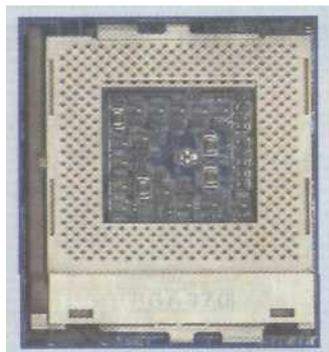
А в это время конкуренты Intel, не имея средств на продвижение на рынок собственных стандартов, продолжали развитие линии Socket 7, повысив частоту системной шины до 100 МГц и назвали новый сокет Super 7. На его базе были выпущены материнские платы для процессоров K5, K6, K6-2, K6-3 фирмы AMD. Для нового высокопроизводительного процессора Athlon фирма выбрала слотный вариант Slot A. Этот разъем механически совместим со Slot], то есть имеет такое же число контактов, но иную разводку. Однако некоторые материнские платы на основе Slot A оказались несовместимы с новейшими моделями процессоров Athlon с ядром Thunderbird. В связи с этим был выпущен новый сокет для процессоров AMD — Socket A (Socket 462), а продажа слотных процессоров Athlon практически свернута. В свою очередь, Intel для нового процессора Pentium IV разработал новые разъемы, названные Socket 423 и Socket 478.

Характеристики типов гнезд приведены в таблице:

Тип гнезда	Количество контактов		Напряжение питания, В
Socket 1 	169	17x17	5
Socket 2 	238	19x19	5

Тип гнезда	Количество контактов		Напряжение питания, В
Socket 3 	237	19x19	5/3,3
Socket 4	273	21x21	5
Socket 5 	320	37x37	3,3
Socket 6 (гнездо никогда не устанавливалось в какую-либо систему)	235	19x19	3,3
Socket 7 	321	37x37	Модуль изменения напряжения
Socket 8	387	Двойной корпус	Модуль изменения напряжения
Slot 	242	Slot	Модуль изменения напряжения

Гнезда типа Socket 1, Socket 2, Socket 3 и Socket 6 предназначены для процессора 486, а гнезда Socket 4, Socket 5, Socket 7 и Socket 8 - для процессоров Pentium и Pentium Pro.



**Процессоры Pentium первого поколения:** Процессоры первого поколения работают на частотах 60 и 66 МГц и рассчитаны на напряжение питания 5 В. Они работают на той же частоте, что и системная плата.

Процессоры Pentium первого поколения производятся по биполярной технологии, при которой используется структура минимального размера (0,8 мкм). Но производство микросхемы, содержащей около 3,1 млн транзисторов, оказалось слишком сложным. Из-за большого размера кристалла и высокого напряжения питания (5 В) процессор Pentium с тактовой частотой 66 МГц потребляет около 3,2 А (мощность — 16 Вт!), выделяя огромное (для микросхемы) количество тепла. Это потребовало установки в некоторых компьютерах дополнительного вентилятора.

**Процессоры Pentium второго поколения:** Эти процессоры работают на частотах 90 и 100 МГц; существует также модель, работающая на частоте 75 МГц. Кроме того, появились модификации, рассчитанные на 120 и 133, 150, 166 и 200 МГц. Они производятся по биполярной BiCMOS-технологии, при которой используется структура размером в 0,6 мкм (75/90/100 МГц); это позволило уменьшить размер кристалла и снизить потребляемую мощность. В более быстродействующих версиях процессора Pentium второго поколения используется еще меньший кристалл, созданный по 0,35-микронной BiCMOS-технологии.

Процессоры выпускаются в 296-контактном корпусе SPGA, который не совместим с корпусом процессора первого поколения. На кристалле процессора Pentium второго поколения располагается 3,3 млн транзисторов, т. е. больше, чем у первых микросхем. Дополнительные транзисторы появились в результате того, что были расширены возможности управления потребляемой мощностью (в частности, введено переключение частоты тактового сигнала, в состав микросхемы включен усовершенствованный программируемый контроллер прерываний APIC (Advanced Programmable Interrupt Controller) и интерфейс двухпроцессорного режима DP (Dual Processing)).

Контроллер APIC и интерфейс DP предназначены для организации взаимодействия между двумя процессорами Pentium второго поколения, установленными на одной системной плате. Многие новые системные платы выпускаются с двумя гнездами типа Socket 5 или Socket 7, что позволяет использовать "многопроцессорные" возможности новых микросхем.

**Процессор Pentium MMX:** Третье поколение процессоров Pentium объединило в своей конструкции технологические решения Pentium второго поколения и новую разработку, которую Intel назвала технологией MMX. Процессоры Pentium MMX работают на тактовых частотах 66/166, 66/200 и 66/233 МГц; есть также версия для портативных компьютеров, работающая на тактовой частоте 66/266 МГц. Они имеют много общего с процессорами второго поколения, однако новый процессор включает устройство MMX с конвейерной обработкой команд, кэш с обратной записью объемом 16 Кбайт (против 8 Кбайт в более ранних) и 4,5 млн транзисторов. Микросхемы Pentium MMX производятся по усовершенствованной 0,35-микронной КМОП-технологии с использованием кремниевых полупроводников и работают на пониженном напряжении в 2,8 В.

**Процессор Pentium Pro:** Первым наследником Pentium MMX стал процессор *Pentium Pro*. Процессор заключен в 387-контактный корпус, устанавливаемый в гнездо типа Socket 8, поэтому он не совместим по разводке контактов с более ранними процессорами Pentium.

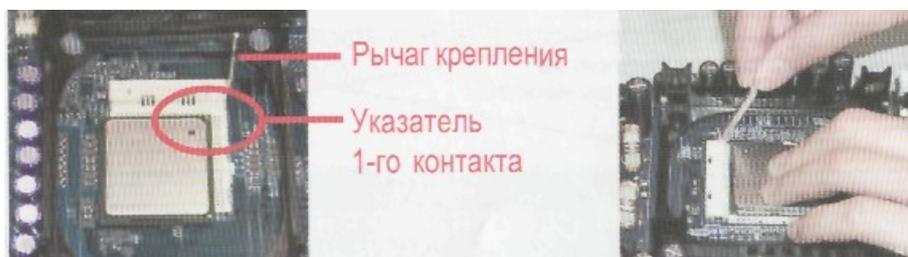
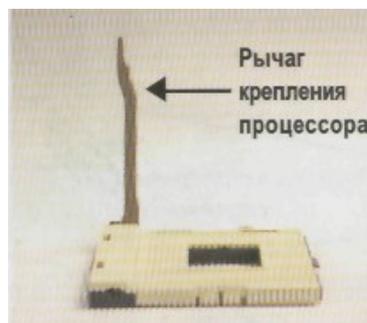
Несколько микросхем объединены в модуль *MCM* (Multi-Chip Module), выполненный по новой уникальной технологии Intel, названной *Dual Cavity PGA* (двойной корпус PGA). Внутри корпуса на самом деле находятся две микросхемы, одна из них содержит сам процессор Pentium Pro, а другая — кэш-память второго уровня объемом 256 Кбайт, 512 Кбайт или 1 Мбайт. В самом процессоре содержится 5,5 млн транзисторов, в кэш-памяти объемом 256 Кбайт — 15,5 млн транзисторов, а в кэш-памяти объемом 512 Кбайт — 31 млн, итого в модуле с кэш-памятью объемом 512 Кбайт содержится 36,5 млн транзисторов, а при емкости 1 Мбайт их количество возрастет до 68 млн. Pentium Pro с кэш-памятью объемом 1 Мбайт состоит из трех микросхем: процессора и двух кэшей объемом по 512 Кбайт.

На основном кристалле процессора находится также встроенная кэш-память первого уровня объемом 16 Кбайт (фактически два кэша емкостью по 8 Кбайт — для команд и для данных).

В Pentium Pro реализована архитектура двойной независимой шины, благодаря чему сняты ограничения на пропускную способность памяти, присущие организации памяти у процессоров предыдущих поколений.

#### ПОШАГОВАЯ УСТАНОВКА ПРОЦЕССОРА:

1. Поднимите рычаг крепления процессора на 90 градусов. До угла в 65 градусов подъем рычага может происходить с усилием, после этого продолжайте поднимать его до угла в 90 градусов, пока не услышите щелчок.
2. Найдите первый контакт в разьеме и срезанный (позолоченный) угол на верхней поверхности процессора. Вставьте процессор в разъем.
3. Опустите рычаг крепления. Процессор установлен.
4. Убедитесь, что процессор установлен правильно. Затем осторожно прижмите процессор рукой и зафиксируйте рычаг крепления в нижнем положении.



#### ➤ ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.

1. Изучите теоретический материал о процессорах.

2. Определите тип сокета на выданной преподавателем материнской плате. Зарисуйте его и напишите его характеристики.
3. Идентифицируйте процессор.
4. Установите процессор.
5. Оформите отчет.

➤ **МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.**

Отчет должен содержать:

1. Название работы.
2. Распечатка рисунка сокета.
3. Характеристика выбранного процессора.
4. Ответы на контрольные вопросы.

➤ **КОНТРОЛЬНЫЕ ВОПРОСЫ:**

- a. В чем принципиальное различие процессоров первого и второго поколения?
- b. Опишите алгоритм установки процессора.

## **ПРАКТИЧЕСКАЯ РАБОТА №10 АНАЛИЗ ПРОИЗВОДИТЕЛЬНОСТИ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ**

➤ **ЦЕЛЬ РАБОТЫ**

Изучить принцип работы вычислительных систем и технологию увеличения ее производительности

➤ **ОБЕСПЕЧЕННОСТЬ ЗАНЯТИЯ**

Реализация учебной дисциплины требует наличия кабинета-лаборатории архитектуры ЭВМ и вычислительных систем и сборки, монтажа и эксплуатации средств ВТ.

*Оборудование:*

- ✓ посадочные места по количеству обучающихся;
- ✓ рабочее место преподавателя;
- ✓ плакаты;

*Технические средства обучения:*

- ✓ компьютер с лицензионным программным обеспечением: ОС Windows, пакет MS Office,
- ✓ мультимедиапроектор;

*Инструменты:*

- ✓ указка;

## ➤ ЛИТЕРАТУРА

Таненбаум Э. Архитектура компьютера / Э.Таненбаум. - Питер, 2012.- 699 с.

## ➤ КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

**Динамическое исполнение** представляет собой комбинацию трех методов обработки данных:

- множественное предсказание ветвлений;
- анализ потока данных;
- спекулятивное (по предположению) исполнение.

*Множественное предсказание ветвлений.* Предсказывается прохождение программы по нескольким ветвям: процессор может предвидеть разделение потока инструкций, используя алгоритм множественного предсказания ветвлений. С большой точностью (более 90 %) он предсказывает, в какой области памяти можно найти следующие инструкции. Это оказывается возможным, поскольку в процессе исполнения инструкции процессор просматривает программу на несколько шагов вперед. Этот метод позволяет увеличить загрузженность процессора.

Хотя ВТВ (Branch Target Buffer — буфер предсказания переходов) и не может правильно предсказать абсолютно все переходы, но большинство предсказаний оказывается точными, что обеспечивает значительное повышение производительности. Например, программный цикл, состоящий из пересылки, сравнения, сложения и перехода в 80486 DX выполняется за 6 тактов синхронизации, а в Pentium за 2 (команды пересылки и сложения, а также сравнения и перехода, сочетаются и предсказывается переход).

*Анализ потока данных.* Анализирует и составляет график исполнения инструкций в оптимальной последовательности, независимо от порядка их следования в тексте программы. Используя анализ потока данных, процессор просматривает декодированные инструкции и определяет, готовы ли они к непосредственному исполнению или зависят от результата других инструкций. Далее процессор определяет оптимальную последовательность выполнения и исполняет инструкции наиболее эффективным образом.

*Спекулятивное выполнение.* Повышает скорость выполнения, просматривая программу вперед и исполняя те инструкции, которые необходимы. Процессор выполняет инструкции (до пяти инструкций одновременно) по мере их поступления в оптимизированной последовательности (спекулятивно). Поскольку выполнение инструкций происходит на основе предсказания ветвлений, результаты сохраняются как «спекулятивные». На конечном этапе порядок инструкций восстанавливается и переводится в обычное машинное состояние.

Процессоры уровня IA-64 имеют мощные вычислительные ресурсы. Иллюстрации к возможностям архитектуры IA-64 приведены на рисунках.

- *предикация (predication)* – одновременное исполнение двух ветвей программы вместо предсказания переходов (выполнение наиболее вероятного);

- *опережающее чтение данных (speculative loading)*, т. е. загрузка данных в регистры с опережением, до того, как определилось реальное ветвление программы (переход управления).

Эти возможности осуществляются комбинированно — при компиляции и выполнении программы.

*Предикация* — центральный метод планирования параллельной обработки.



Команд 1	Команд 2	Команд 3 (переход)	128-битовые "связки" команд
Команд 4 (P1)	Команд 7 (P2)	Команд 5 (P1)	
Команд 8 (P2)	Команд 6 (P1)	Команд 9 (P2)	

Компилятор транслирует операторы исходного кода, содержащие ветвление (условный переход), в совокупность блоков машинных команд, идущих друг за другом. Обычный процессор, в зависимости от исхода условия, исполняет один из этих базовых блоков, пропуская все другие. Более развитые процессоры пытаются прогнозировать исход операции перехода и заранее (*спекулятивно, по предположению*) выполняют один из блоков, теряя время при ошибке прогнозирования.

Опережающее чтение разделяет загрузку данных в регистры и их реальное использование, избегая ситуации, когда процессору приходится ожидать прихода данных, чтобы начать их обработку



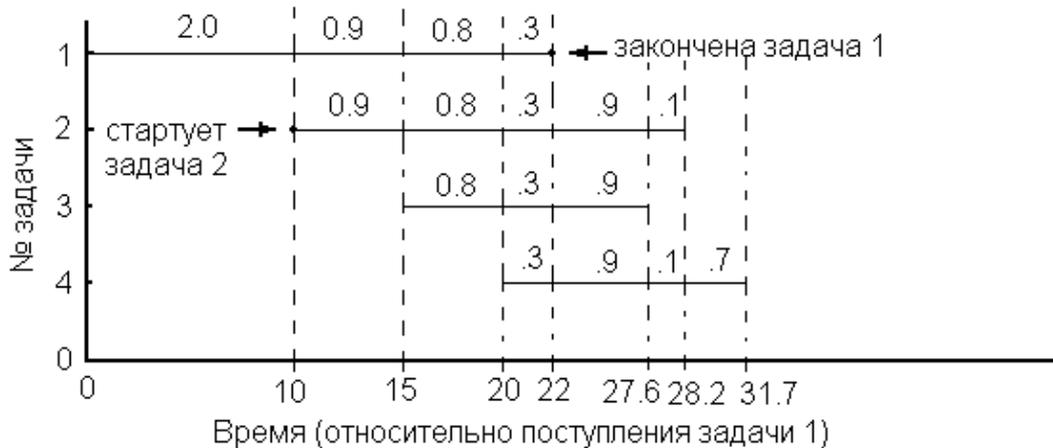
Построим модель эксплуатации центральных процессоров вычислительных систем. Предположим, что некоторый процесс проводит часть  $p$  своего времени в ожидании завершения операции ввода-вывода. Если в памяти находится одновременно  $n$  процессов, вероятность того, что все  $n$  процессов ждут ввода-вывода равна  $p^n$ . Тогда степень загрузки  $Z$  центрального процессора будет выражаться формулой  $Z = 1 - p^n$ . Данная модель является довольно грубым приближением. Она предполагает, что все  $n$  процессов независимы. Эта модель позволяет делать определенный прогноз относительно производительности однопроцессорных и многопроцессорных систем.

Рассмотрим компьютерный центр, в котором среднее время ожидания ввода-вывода задачами равно 80%. На выполнение подаются 4 задания, первая задача, поступившая в 10 утра, требует 4 мин работы процессора. Тогда за каждую минуту своего нахождения в памяти задача использует только 12 с времени процессора, даже если нет других процессов, желающих занять процессор. Остальные 48 с процесс находится в ожидании ввода-вывода. В результате задача должна находиться в памяти по крайней мере 20 мин для того, чтобы процессор сделал работу, требующую на самом деле всего 4 мин.

С 10.00 до 10.10 утра в памяти находится целиком первая задача, и выполняется половина работы. Когда в 10.10 поступает на выполнение вторая задача, загрузка процессора увеличивается с 0.20 до 0.36 вследствие высокой степени многозадачности. При циклическом планировании каждое задание получает половину времени процессора, поэтому за каждую минуту нахождения в памяти выполняется часть задачи, требующая 0.18 мин работы процессора.

В 10.15 поступает третье задание. В этот момент для первой задачи процессор отработал 2.9 мин, для второй – 0.9 мин. С этого момента степень многозадачности равна 3, каждое задание получает для себя, исходя из формулы, 0.16 мин процессорного времени за 1 минуту

реального времени. Тогда с 10.15 до 10.20 процессор для каждого из трех заданий работает 0.8 мин. В 10.20 поступает четвертая задача. На рисунке представлена полная последовательность событий.



Распределение нагрузки процессора во времени

➤ **ПОСЛЕДОВАТЕЛЬНОСТЬ ВЫПОЛНЕНИЯ РАБОТЫ.**

1. Изучите теоретический материал о вычислительных системах.
2. Изучите технологию увеличения производительности системы типа ОКОД.
3. Вычислите и проанализируйте производительность вычислительной системы.
4. Выполните задание: Рассчитайте время событий и изобразите их последовательность для процессов, данные для которых указаны в таблице:

№ задачи	Время поступления	Требуемое количество минут работы процесса
1	10.00	4
2	10.15	3
3	10.20	2
4	10.22	8
5	10.25	3
6	10.30	5

➤ **МЕТОДИКА АНАЛИЗА РЕЗУЛЬТАТОВ, ОБРАЗЕЦ ОТЧЕТА.**

1. Название работы.
2. Распечатка рисунка материнской платы согласно своему варианту.
3. Ответы на контрольные вопросы.

➤ **КОНТРОЛЬНЫЕ ВОПРОСЫ:**

1. Какие способы повышения вычислительной мощности ЭВМ вы знаете?
2. Какой метод планирования процессов используется в однопроцессорной системе?